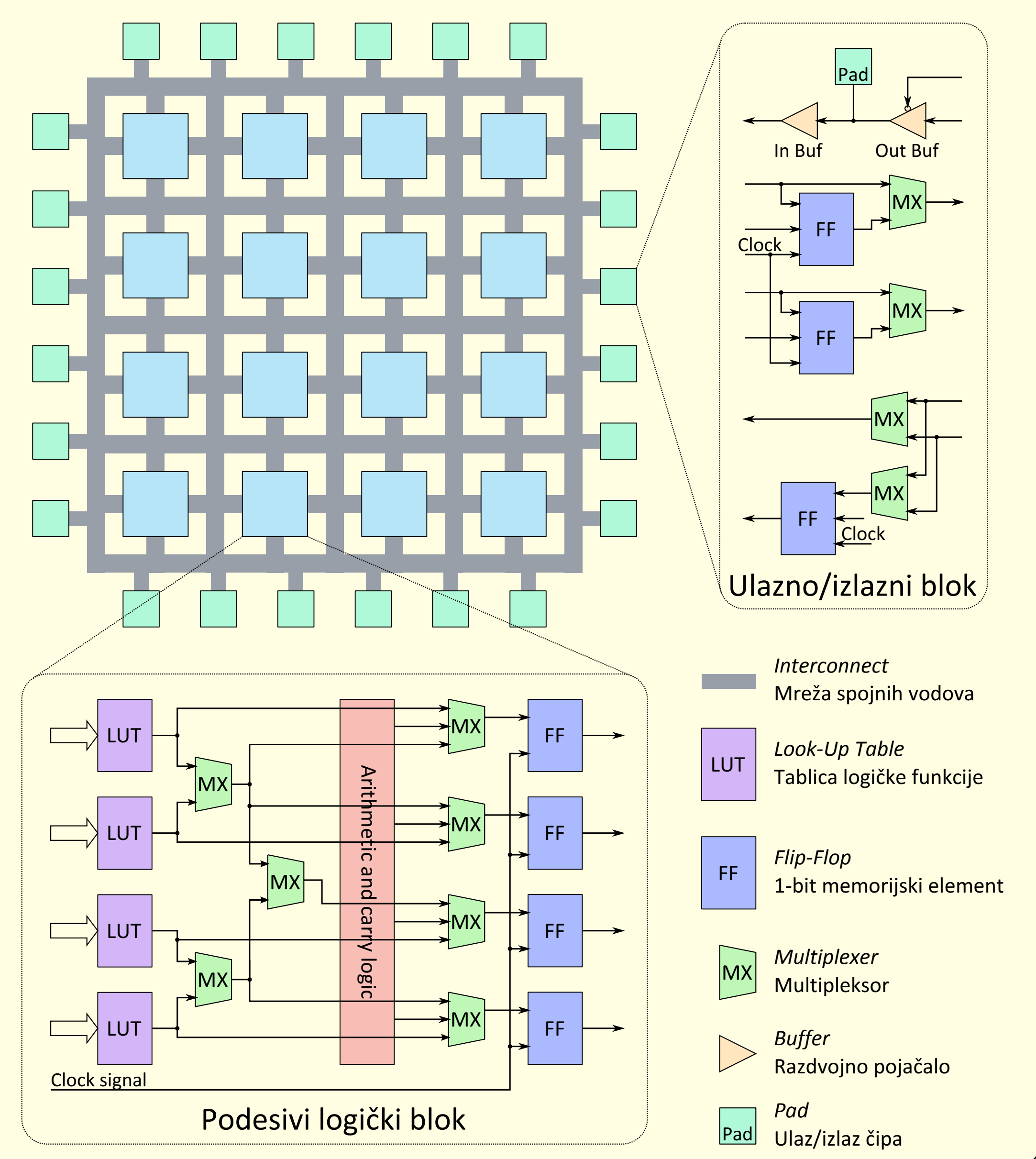


FPGA – Programabilni integrirani sklop

FPGA (Field Programmable Gate Array) je vrsta digitalnih integriranih sklopova koji nakon proizvodnje mogu biti programirani od strane korisnika. Mogu se opisati kao „LEGO na čipu“ – sastoje se od nekoliko vrsta osnovnih logičkih blokova koji se međusobno spajaju mrežom vodova. Međusobnim spajanjem blokova omogućuje se realizacija širokog raspona digitalnih sustava, uključivo i računalne sustave. Korištenjem FPGA moguć je razvoj računalnih sustava posebno skrojениh za ciljne primjene, a time i postizanje veće efikasnosti u izvršavanju računskog zadatka. Za računarstvo su najzanimljivije upravo primjene FPGA kao dijela računalnog sustava koji izvršava računski najintenzivniji dio posla s ciljem smanjenja vremena izvršavanja programa i smanjenja potrošnje.

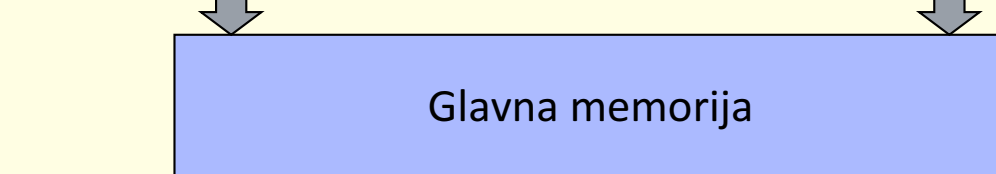


Osnovna struktura FPGA

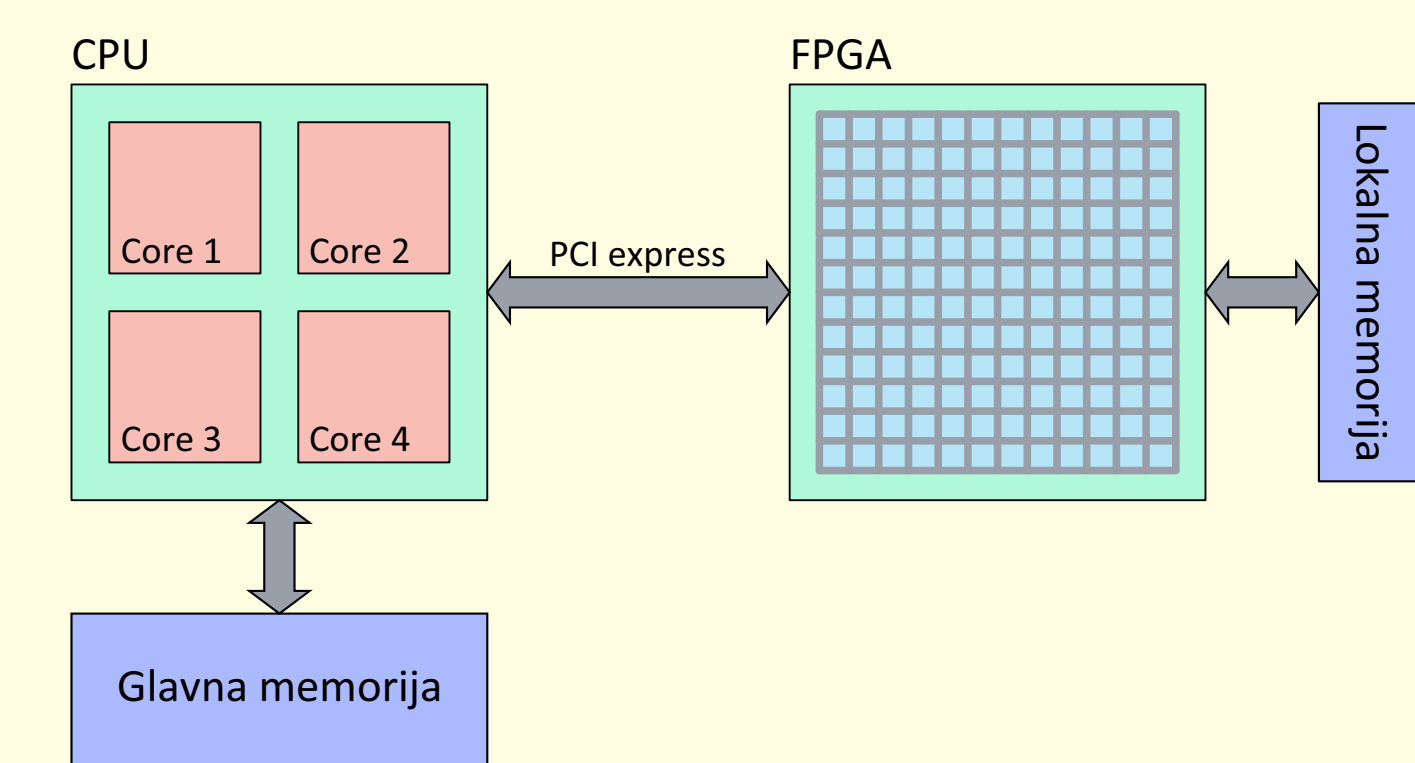


FPGA u računalnom sustavu

FPGA kao **koprocesor**
Spojen je na lokalnu sabirnicu procesora (*HyperTransport* ili *Front Side Bus*) i ima izravni pristup glavnoj memoriji računala. Ovaj pristup omogućuje izuzetno brzu komunikaciju FPGA sa procesorom i glavnom memorijom.



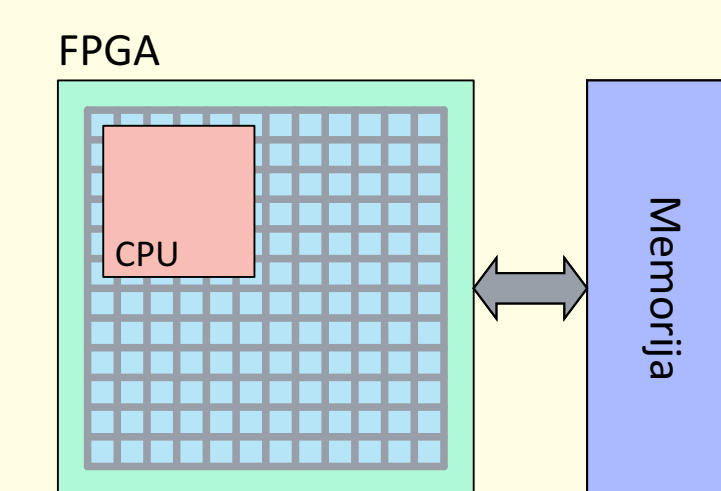
FPGA kao **procesna periferna jedinica**
Na sustav se spaja preko PCIe sabirnice i sva komunikacija s procesorom i glavnom memorijom odvija se preko nje. Ovo je najlakši način da se u standardno PC računalo ugradi FPGA i stoga najčešće korišten.



FPGA kao **dio procesora**
Služi kao proširenje procesora, ima izravnu vezu s jezgama procesora putem unutarnje sabirnice i s njima dijeli pristup glavnoj memoriji. FPGA omogućuje realizaciju funkcija prema potrebama korisnika umjesto uobičajenog korištenja nepromjenjivog skupa funkcija.



FPGA kao **temelj sustava**
Procesor i ostali potrebni dijelovi izvedeni su unutar FPGA. Procesor može biti prisutan kao posebni blok (*hard core*) ili izveden podesivim logičkim blokovima (*soft core*). Ovaj pristup koristi se za izvedbu ugrađenih računalnih sustava.

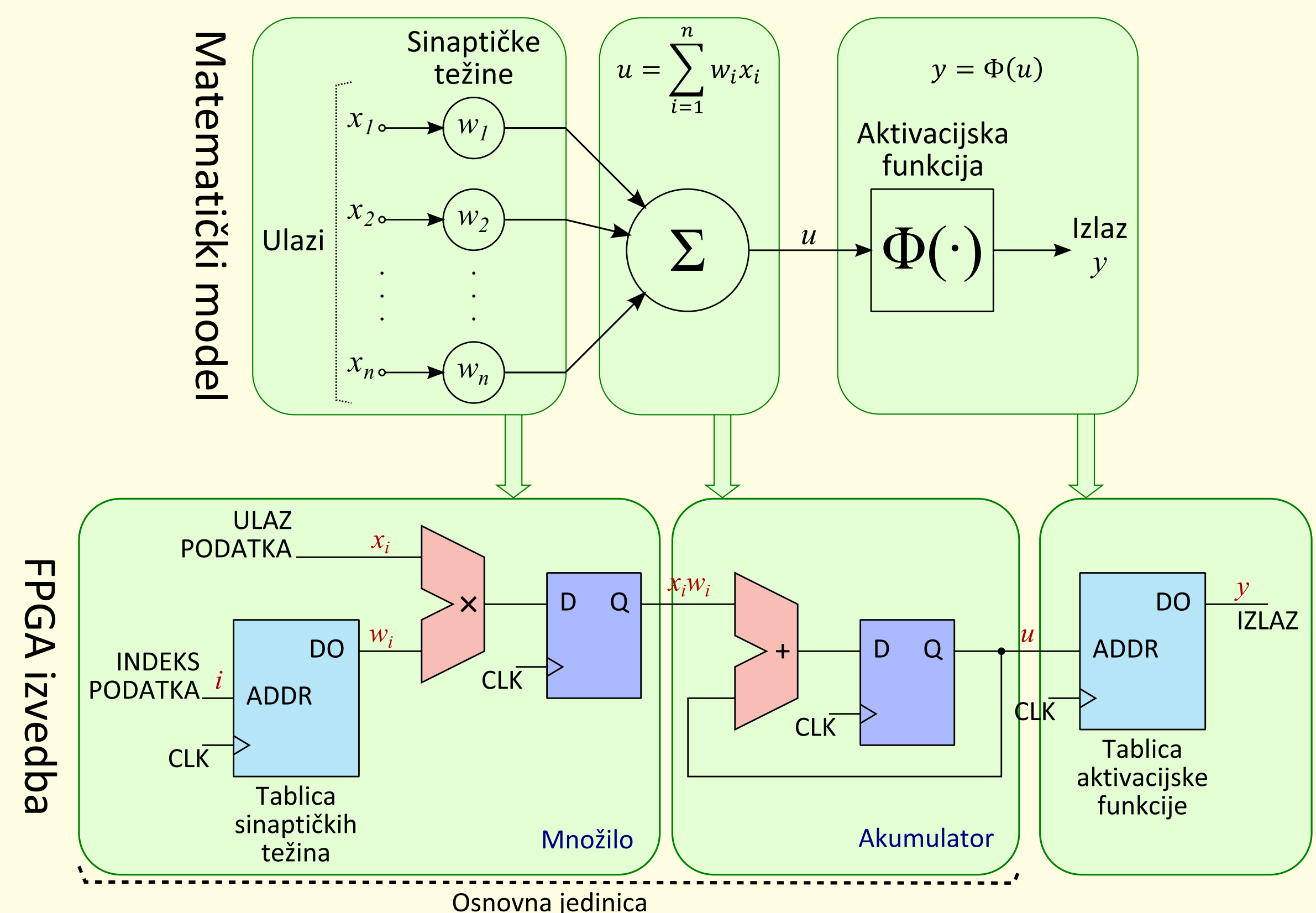


Jedna primjena: Umjetne neuronske mreže

Umjetne neuronske mreže su računalni modeli nadahnuti biološkim neuronskim mrežama mozga. Procesi obrade u mozgu su uglavnom paralelni i decentralizirani. Informacije su pohranjene u vezama i raspodijeljene po mreži, a obrađuju se paralelno u velikom broju neurona. Umjetne neuronske mreže koriste se u mnogo različitih područja, npr. analiza slike, raspoznavanje govora i sustavi automatskog upravljanja.

Umjetni neuron

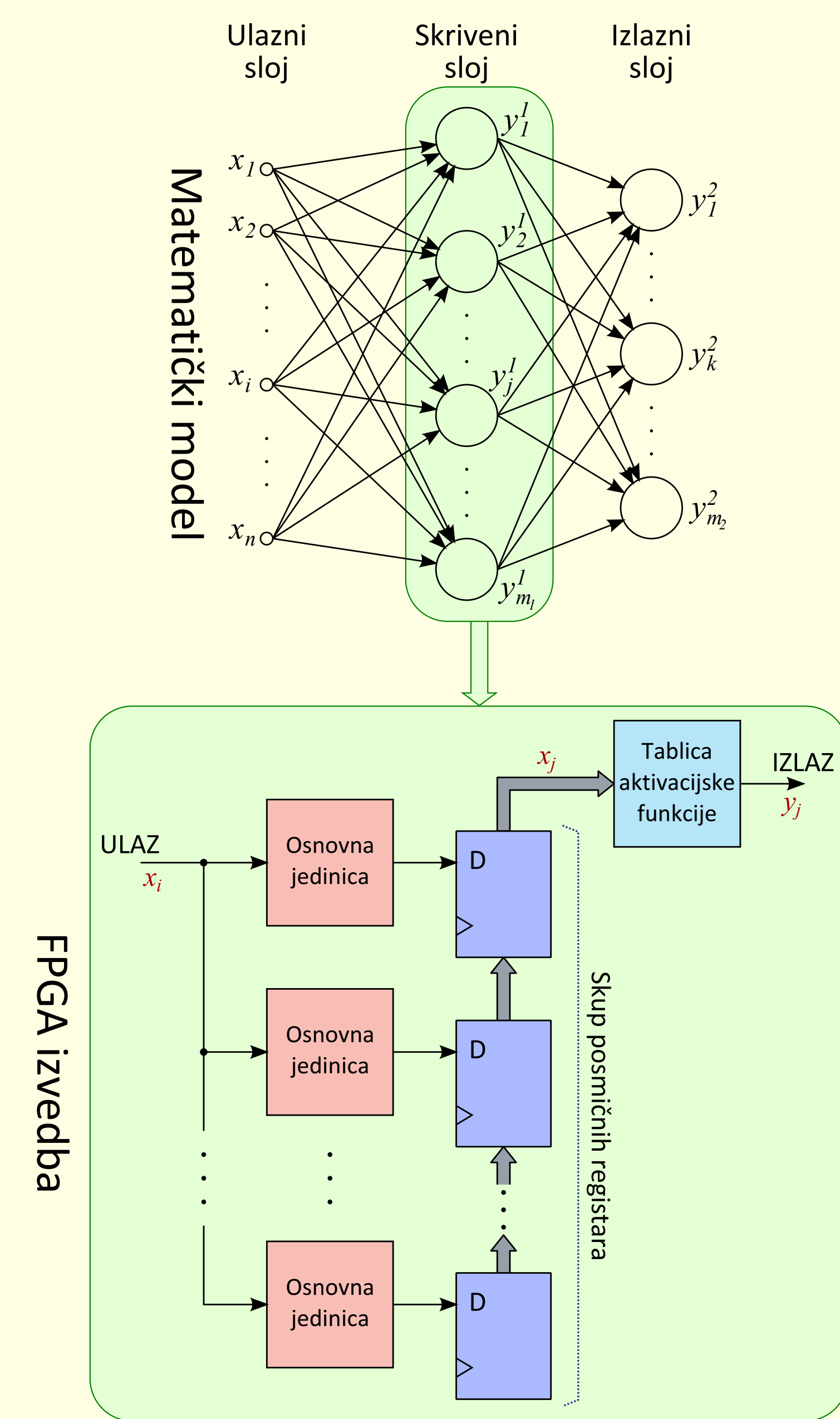
Umjetni neuron je temeljna jedinica umjetne neuronske mreže. Sastoji se od ulaznih čvorova x_i koji primaju ulazni signal ili uzorak, sinaptičkih veza w_i s pridruženim težinama koje predstavljaju njihove jačine i aktivacijske funkcije Φ koja povezuje ukupni ulaz u s izlazom neurona y .



Ulazni podaci x_i dolaze do neurona jedan po jedan. Pripadajuće sinaptičke težine w_i uzimaju se iz tablice koja je spremljena u ROM i adresirana indeksom podataka i . Rezultat množenja ulaznog podatka s pripadajućom težinom dodaje se akumuliranoj sumi u . Aktivacijska funkcija Φ je izvedena tablicom. Tablica je spremljena u ROM koji se adresira akumuliranom sumom u i daje izlaznu vrijednost y .

Množila, zbrajala, registri i memorije (ROM, RAM) su osnovni elementi koje alati za sintezu automatski prevode u mreže podesivih logičkih blokova.

Višeslojni perceptron



Višeslojni perceptron je jedna od najviše korištenih umjetnih neuronskih mreža. Sastoji se od ulaznog sloja iza kojeg slijede jedan ili više slojeva neurona. Svi neuroni u istom sloju koriste istu aktivacijsku funkciju, dok se aktivacijske funkcije mogu razlikovati od sloja do sloja.

Paralelizam **čvorova**
Izračuni po svim neuronima u jednom sloju mogu se izvršavati istovremeno.

Paralelizam **slojeva**
Slojevi mreže mogu biti organizirani u protočnu strukturu pri čemu se izračuni po slojevima izvršavaju prema načelu proizvodnje na pokretnoj traci.

Jedan sloj perceptrona izgrađen je korištenjem jedne osnovne jedinice za svaki neuron u sloju. Izračun ukupnog ulaza u odvija se u svim neuronima istovremeno. Skup posmičnih registara učitava izračunate ukupne ulaze i jedan po jedan ih prosljeđuje tablici aktivacijske funkcije koja daje izračunati izlaz neurona y . Višeslojne mreže s protočnom strukturom grade se jednostavnim kaskadnim spajanjem prikazane strukture za jedan sloj.

Reference

[1] C. M. Bishop, "Neural networks and their applications," Review of Scientific Instruments, vol. 65, no. 6, 1994, pp. 1803-1832.
[2] S. Kilitz, Advanced FPGA design: Architecture, Implementation, and Optimization, Wiley-IEEE Press, 2007.
[3] P. Škoda, T. Lipić, Á. Srp, B. Medved Rogina, K. Skala, F. Vajda, Implementation Framework for Artificial Neural Networks on FPGA, Proceedings of the 34th International Convention MIPRO, Conference on Grid and Visualization Systems, MIPRO 2011, Opatija, Croatia, 2011.
[4] Virtex-5 FPGA UserGuide, Xilinx inc., User guide UG190, 2009.